

***Mikrokontrolery AVR***

***Konfigurowanie mikrokontrolera ATMEGA16***

*Białystok, 2004*

W mikrokontrolerach AVR obok bitów zabezpieczających istnieją bity konfiguracyjne (ang. Fuse). Bity te konfiguruje wybrane zespoły mikrokontrolera nadając im określone cechy użytkowe. Zaprogramowanie tych bitów jest trwałe, to znaczy operacja kasowania mikrokontrolera nie zmienia bitów fuse (w przeciwieństwie do bitów zabezpieczających).

Fuse są programowane przez programator, toteż sposób użycia zależy od programu sterującego. Ja używam do programowania startera kitu STK500 i w programie sterującym jest zakładka opisana jako 'Fuse', która po kliknięciu rozwija się na ileś wariantów z opisem słownym każdego wariantu (należy wybrać potrzebny i polecić zaprogramowanie). Programowanie należy wykonać z uwagą, ponieważ niewłaściwe zaprogramowanie przykładowo źródła taktowania oznacza, że zablokujemy sobie dostęp do mikrokontrolera w trybie szeregowym (do programowania szeregowego mikrokontroler musi być taktowany). Przywrócenie mikrokontrolera do żywych wymaga użycia programatora równoległego.

Rejestr bitów konfiguracyjnych jest szesnastobitowy i zawiera następujące bity (wartość bitu=1 oznacza bit niezaprogramowany, wartość bitu=0 oznacza bit zaprogramowany):

Część starsza rejestru:

| <i>Nazwa bitu</i> | <i>Numer bitu</i> | <i>Opis</i>   | <i>Wartość początkowa</i>  |
|-------------------|-------------------|---|--|
| OCDEN             | 7                 | Zezwolenie na OCD   | 1 (niezaprogramowany, OCD jest zablokowane)                        |
| JTAGEN            | 6                 | Zezwolenie na JTAG  | 0 (zaprogramowany, JTAG jest włączony)                             |
| SPIEN             | 5                 | Zezwolenie na programowanie przez SPI (programowanie szeregowe)                                     | 0 (zaprogramowany, mikrokontroler może być programowany szeregowo) |
| CKOPT             | 4                 | Opcje oscylatora  | 1 (niezaprogramowany)  |
| EESAVE            | 3                 | Ochrona pamięci EEPROM przed kasowaniem (kasowanie pamięci FLASH jednocześnie kasuje pamięć EEPROM) | 1 (niezaprogramowany, EEPROM nie jest chroniony)                   |
| BOOTSZ1           | 2                 | Określa wielkość bloku BOOT   | 0 (zaprogramowany)   |
| BOOTSZ0           | 1                 | Określa wielkość bloku BOOT   | 0 (zaprogramowany)   |
| BOOTRST           | 0                 | Określa funkcje sygnału RESET   | 1 (niezaprogramowany)  |

OCDEN umożliwia diagnostykę programu w układzie (OCD - On-chip Debug). JTAG jest złączem interfejsu JTAG służącym do programowania i diagnostyki mikrokontrolera.

Na dwóch bitach BOOTSZ1 i BOOTSZ0 kodowana jest wielkość tzw. BOOT BLOKU. Występujące kombinacje są następujące:

| <i>BOOTSZ1</i> | <i>BOOTSZ0</i> | <i>Wielkość bloku BOOT</i> | <i>Przestrzeń pamięci FLASH przeznaczona na program</i> | <i>Przestrzeń pamięci FLASH przeznaczona na BOOT</i> | <i>Wartość wektora RESET</i> |
|----------------|----------------|----------------------------|---|--|------------------------------|
| 1              | 1              | 128 słów                   | 0000 – 1F7F hex   | 1F80 – 1FFF hex                                      | 1F80 hex                     |
| 1              | 0              | 256 słów                   | 0000 – 1EFF hex   | 1F00 – 1FFF hex                                      | 1F00 hex                     |
| 0              | 1              | 512 słów                   | 0000 – 1DFF hex   | 1E00 – 1FFF hex                                      | 1E00 hex                     |
| 0              | 0              | 1024 słowa                 | 0000 – 1BFF hex   | 1C00 – 1FFF hex                                      | 1C00 hex                     |

Z bitem BOOTRST związane są następujące kombinacje:

| <i>BOOTRST</i> | <i>Wartość wektora RESET</i>   |
|----------------|--|
| 1              | Po sygnale RESET program rusza od adresu 0000 hex (reset aplikacji)  |
| 0              | Po sygnale RESET program rusza od adresu określonego przez wartość bitów BOOTSZ1 i BOOTSZ0 (poprzednia tabela) |

Bit CKOPT określa tryb pracy generatora taktu zegarowego. Jeżeli CKOPT jest zaprogramowany, wyjście oscylatora daje większą amplitudę napięcia. Ten tryb pracy jest zalecany przy pracy w środowiskach o dużych zakłóceniach. Bit CKOPT wpływa na pobór mocy przez układ generatora taktu zegarowego.

Część młodsza rejestru:

| <i>Nazwa bitu</i> | <i>Numer bitu</i> | <i>Opis</i>                      | <i>Wartość początkowa</i>              |
|-------------------|-------------------|----------------------------------|--|
| BODLEVEL          | 7                 |                                  | 1 (niezaprogramowany)                  |
| BODEN             | 6                 | Włączenie funkcji BOD            | 1 (niezaprogramowany, BOD zablokowane) |
| SUT1              | 5                 | Określa czas sygnału RESET       | 1 (niezaprogramowany)                  |
| SUT0              | 4                 | Określa czas sygnału RESET       | 0 (zaprogramowany)                     |
| CKSEL3            | 3                 | Określa źródło taktu systemowego | 0 (zaprogramowany)                     |
| CKSEL2            | 2                 | Określa źródło taktu systemowego | 0 (zaprogramowany)                     |
| CKSEL1            | 1                 | Określa źródło taktu systemowego | 0 (zaprogramowany)                     |
| CKSEL0            | 0                 | Określa źródło taktu systemowego | 1 (niezaprogramowany)                  |

BOD (Brown Out Detect-zerowanie po spadku napięcia zasilania).

Bity CKSEL3 do CLSEL0 określają źródło sygnału taktującego procesora.

| <i>CKSEL3..0</i> | <i>Opis</i>  |
|------------------|--|
| 1111-1010        | Oscylator z zewnętrznym rezonatorem kwarcowym lub ceramicznym        |
| 1001             | Oscylator z zewnętrznym rezonatorem kwarcowym o małej częstotliwości |
| 1000-0101        | Oscylator z zewnętrznym układem RC                                   |
| 0100-0001        | Wewnętrzny oscylator RC  |
| 0000             | Zewnętrzny takt zegarowy (z zewnętrznego generatora)                 |

Bity SUT1 i SUT0 określają sposób generowania sygnału RESET.

| <i>SUT1</i> | <i>SUT0</i> | <i>Opis</i>  |
|-------------|-------------|--|
| 0           | 0           | Wariant zalecany w przypadku włączenia BOD.                          |
| 0           | 1           | Wariant zalecany w przypadku gdy napięcia zasilające narasta szybko. |
| 1           | 0           | Wariant zalecany w przypadku gdy napięcia zasilające narasta wolno.  |
| 1           | 1           | Zarezerwowane  |